

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-271955

(43)Date of publication of application : 08.10.1999

(51)Int.Cl.

G03F 1/08
H01L 21/027

(21)Application number : 10-070503

(71)Applicant : HITACHI LTD

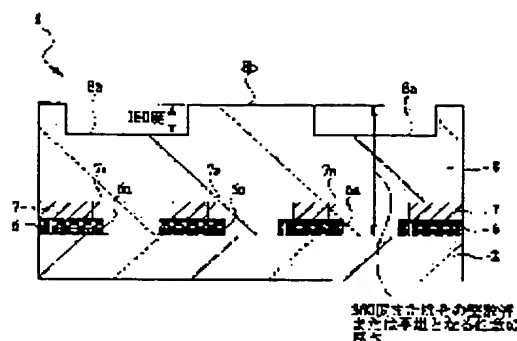
(22)Date of filing : 19.03.1998

(72)Inventor : GYODA KAZUHIRO
OKAMOTO YOSHIHIKO**(54) PHOTOMASK, MANUFACTURE THEREOF, EXPOSURE METHOD AND MANUFACTURE OF SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE**

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance the resolution of a pattern and the depth of focus by exposure processing using a photomask having a function giving phase difference to transmitted light.

SOLUTION: This photomask is provided with aperture areas 7a repeatedly arranged at light shielding films 7, semi-transparent films 6 which are formed by projecting as much as prescribed width so as to frame the inside circumferences of the respective areas 7a and which invert the phase of the light in the light transmitted through the respective areas 7a and a transparent film 8 mutually inverting the phase of the light respectively transmitted through the mutually adjacent areas 7a.

**LEGAL STATUS**

[Date of request for examination]

12.08.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-271955

(43)公開日 平成11年(1999)10月8日

(51)Int.Cl.⁹

識別記号

G 0 3 F 1/08
H 0 1 L 21/027

F I

G 0 3 F 1/08
H 0 1 L 21/30

A

5 0 2 P
5 2 8

審査請求 未請求 請求項の数 8 O L (全 19 頁)

(21)出願番号 特願平10-70503

(22)出願日 平成10年(1998)3月19日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 行田 和博

東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 岡本 好彦

東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(74)代理人 弁理士 筒井 大和

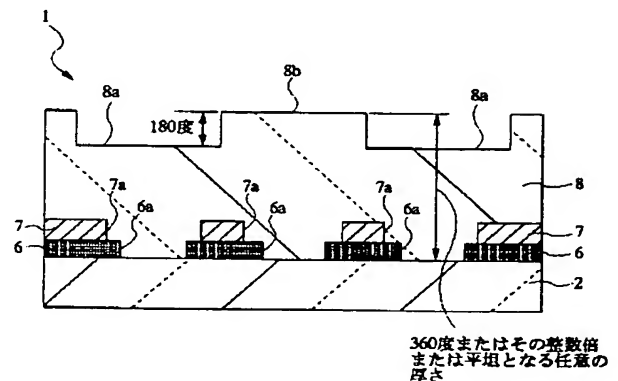
(54)【発明の名称】 フォトマスク、その製造方法、露光方法および半導体集積回路装置の製造方法

(57)【要約】

【課題】 透過光に位相差を与える機能を有するフォトマスクを用いた露光処理によりパターンの解像度および焦点深度を向上させる。

【解決手段】 遮光膜7に繰り返し配置された開口領域7aを設け、各開口領域7aの内周を縁取るように所定の幅だけはみ出して形成され、個々の開口領域7aを透過した光の中で光の位相を反転させる半透明膜6を設け、かつ、互いに隣接する開口領域7aの各々を透過した光の位相を互いに反転させる透明膜8を設けた。

図 3



1: 位相シフトマスク
2: マスク基板
6a: 開口領域
7a: 開口領域
8a: 凹部
8b: 凸部

1

【特許請求の範囲】

【請求項 1】 マスク基板に形成された遮光膜と、前記遮光膜に繰り返し隣接して開口された複数の開口領域と、前記マスク基板の光透過率よりも低く、かつ、前記遮光膜の光透過率よりも高い光透過率を有し、前記開口領域の外周に沿って縁取るように開口領域の一部にはみ出して形成され、その開口領域を透過した光の位相に差を与える第 1 の位相シフト膜と、前記第 1 の位相シフト膜の光透過率よりも高く、前記繰り返し隣接して開口された複数の開口領域において互いに隣接する開口領域を透過した各々の光の位相に差を与える第 2 の位相シフト膜とを有することを特徴とするフォトマスク。

【請求項 2】 請求項 1 記載のフォトマスクにおいて、前記第 2 の位相シフト膜に、前記互いに隣接する開口領域を透過した各々の光の位相に差を与えるように、凹部および凸部を設け、前記凹部の底面および凸部の上面を平坦にしたことを特徴とするフォトマスク。

【請求項 3】 請求項 2 記載のフォトマスクにおいて、前記凸部の上面からマスク基板の主面までの厚さは、前記凸部における第 2 の位相シフト膜およびマスク基板を透過した光の位相と、前記マスク基板を透過した光の位相とが設計値で 360 度またはその整数倍反転するようにしたことを特徴とするフォトマスク。

【請求項 4】 マスク基板に形成された遮光膜と、前記遮光膜に開口された主開口領域と、前記遮光膜において前記主開口領域の外周辺の近傍にその辺に沿って延在するように配置されそれ自体が転写されることのない補助開口領域と、前記マスク基板の光透過率よりも低く、かつ、前記遮光膜の光透過率よりも高い性質を有し、前記主開口領域の外周に沿って縁取るように主開口領域の一部にはみ出して形成され、その主開口領域を透過した光の位相に差を与える第 1 の位相シフト膜と、前記第 1 の位相シフト膜の光透過率よりも高く、前記主開口領域を透過した光と前記補助開口領域を透過した光との間に位相差を与える第 2 の位相シフト膜とを有することを特徴とするフォトマスク。

【請求項 5】 請求項 1 記載のフォトマスクを製造する際に、(a) 前記マスク基板上に、前記互いに隣接する開口領域を透過する各々の光の位相が反転しないように、かつ、その上面が平坦になるように前記第 2 の位相シフト膜を被着する工程と、(b) 前記第 2 の位相シフト膜において前記互いに隣接する開口領域のうちの一方の開口領域に対応する領域の部分を途中深さ位置までその底面が平坦になるようにエッチング除去することにより、前記第 2 の位相シフト膜に前記互いに隣接する開口領域の各々を透過した光の位相を互いに反転させるような凹部および凸部を形成する工程とを有することを特徴とするフォトマスクの製造方法。

【請求項 6】 請求項 1 記載のフォトマスクを製造する際に、(a) 前記マスク基板上に上面が平坦になるよう

2

に前記第 2 の位相シフト膜の一部となる第 1 透明膜を被着する工程と、(b) 前記第 1 透明膜上に前記第 2 の位相シフト膜の一部となるエッチングストップ膜を被着する工程と、(c) 前記エッチングストップ膜上に上面が平坦になるように前記第 2 の位相シフト膜の一部となる第 2 透明膜を被着する工程と、(d) 前記第 2 透明膜において、前記互いに隣接する開口領域のうちの一方の開口領域に対応する領域の透明膜部分を前記エッチングストップ膜をストップとしてエッチング除去することにより、前記互いに隣接する開口領域の各々を透過した光の位相が互いに反転するような凹部および凸部を形成する工程とを有することを特徴とするフォトマスクの製造方法。

【請求項 7】 露光光源から放射された露光光をフォトマスクを介して被処理基板上に被着されたレジスト膜に転写する工程を有する露光方法であって、前記フォトマスクは、マスク基板の主面側に形成された遮光膜と、前記遮光膜に繰り返し隣接して開口された複数の第 1 開口領域と、前記マスク基板の光透過率よりも低く、かつ、前記遮光膜の透過率よりも高い性質を有し、前記開口領域の外周に沿って縁取るように開口領域の一部にはみ出して形成され、その開口領域を透過した光の位相に差を与える第 1 の位相シフト膜と、前記第 1 の位相シフト膜の光透過率よりも高く、前記繰り返し隣接して開口された複数の開口領域において互いに隣接する開口領域を透過した各々の光の位相に差を与える第 2 の位相シフト膜とを有することを特徴とする露光方法。

【請求項 8】 露光光源から放射された露光光をフォトマスクを介して半導体ウエハ上に被着されたレジスト膜に転写する工程を有する半導体集積回路装置の製造方法であって、

前記フォトマスクは、マスク基板の主面側に形成された遮光膜と、前記遮光膜に繰り返し隣接して開口された複数の第 1 開口領域と、前記マスク基板の光透過率よりも低く、かつ、前記遮光膜の透過率よりも高い性質を有し、前記開口領域の外周に沿って縁取るように開口領域の一部にはみ出して形成され、その開口領域を透過した光の位相に差を与える第 1 の位相シフト膜と、前記第 1 の位相シフト膜の光透過率よりも高く、前記繰り返し隣接して開口された複数の開口領域において互いに隣接する開口領域を透過した各々の光の位相に差を与える第 2 の位相シフト膜とを有することを特徴とする半導体集積回路装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、フォトマスク、それを用いた露光方法およびそれを用いた半導体集積回路装置の製造技術に関し、特に、フォトマスクを透過した光に位相差を与える位相シフトフォトリソグラフィ技術（以下、単に位相シフト技術という）に適用して有効な

3

技術に関するものである。

【0002】

【従来の技術】半導体集積回路装置を構成する素子や配線の微細化が進み、その素子等の設計ルールがサブミクロンオーダーになると、i線（波長365nm）等の光によってフォトリソグラフィ工程においては、パターン転写精度の低下が深刻な問題となる。

【0003】この問題を解決し露光装置の解像度を向上させる重要な技術としてフォトリソグラフィ工程において、位相差を与える位相シフト技術がある。位相シフト技術には、さまざまな種類があるが、代表的なものとして、例えばレベンソン型およびエッジ強調型がある。

【0004】レベンソン型は、遮光膜に形成された互いに隣接する開口領域のいずれか一方に位相シフトと称する位相を反転させる手段を設け、その互いに隣接する開口領域を透過した各々の光の位相を互いに反転させる構造を有している。位相シフトには、透明な薄膜を設ける構造と、マスク基板に所定深さの溝を形成する構造とがある。

【0005】エッジ強調型は、遮光膜に形成された開口領域の内周に沿って縁取るように所定幅を持つ位相シフトを設け、その開口領域において、位相シフトが有る領域を透過した光の位相と、無い領域を透過した光の位相とを互いに反転させる構造を有している。

【0006】このエッジ強調型には、位相シフトとして上記透明な薄膜や溝を用いる場合もあるが、その他に、マスク基板よりも光透過率の低く、かつ、遮光膜よりは光透過率の高い性質を有する半透明膜を用いる、いわゆるハーフトーン型がある。

【0007】このハーフトーン型には、マスク基板上に遮光膜を設けずに半透明膜を設け、その半透明膜において転写パターン領域に対応する平面位置に開口領域を形成する構造と、遮光膜に形成された開口領域の内周に沿って縁取るように半透明膜を形成する構造とがある。後者の技術には、半透明膜だけの場合において透過光のパターンエッジ近傍に生じる乱反射を抑える効果がある。

【0008】なお、位相シフト技術については、例えば特開平2-140743号公報、特開平4-136854号公報および特開平2-78216号に記載がある。

【0009】この特開平2-140743号公報には、エッジ強調型の位相シフト技術について記載されており、1つの透過領域内の一部に、1つの透過領域を透過した光の中で位相差を与える位相シフト技術が開示されている。例えば光透過領域の外周にエッジ強調のための位相シフトを設けて、この位相シフトの有る領域と無い領域とを透過した2つの光の位相を互いに逆相とすることにより、転写されるパターンの中央と周囲とのコントラストを増大させて、パターン転写精度を向上させるよ

4

うにしている。

【0010】また、特開平4-136854号公報には、ハーフトーン型の位相シフト技術について開示されている。すなわち、透明膜上に、半透明膜を設け、露光光に対して半透明な領域と透明な領域とを形成し、その各々を透過した光の位相が互いに反転するようにした技術が開示されている。

【0011】また、特開平2-78216号公報には、位相シフトパターンの形成に際して、電子線露光方法および帯電防止手段を用いる技術が開示されている。

【0012】

【発明が解決しようとする課題】ところが、位相シフト技術においては、以下の課題があることを本発明者は見出した。

【0013】すなわち、第1に、位相シフトとして透明膜を用いる場合は、透明膜の上面に遮光膜の段差が反映され透明膜上面の平坦性を確保することができないために、その影響で当該位相差の分布がパターン密度等に応じて変化する結果、解像度および焦点深度が原理上よりも劣化する問題がある。

【0014】第2に、位相シフトとして溝を形成する場合は、溝の深さにばらつきが生じるため当該位相差にばらつきが生じ、解像度および焦点深度を劣化させる問題がある。また、この技術の場合、溝の端部が遮光膜の下に入り込む（オーバーハング）結果、マスクの洗浄処理等の際に遮光膜が剥離しやすい等、機械的強度上の問題もある。

【0015】第3に、ハーフトーン型において、半透明膜のみを用いる場合、半透明部と透明部とを透過した光が互いに干渉し合う結果、透過光の強度分布のメインピークの他にサイドピークが発生し、解像度および焦点深度を劣化させる問題がある。

【0016】第4に、ハーフトーン型において、半透明膜および遮光膜を用いる場合、上述のサイドピークの発生を抑制できるが、解像度および焦点深度をさらに向上させる上で課題がある。

【0017】本発明の目的は、透過光に位相差を与える機能を有するフォトリソグラフィ工程に用いた露光処理によりパターンの解像度および焦点深度を向上させることのできる技術を提供することにある。

【0018】また、本発明の他の目的は、透過光に位相差を与える機能を有するフォトリソグラフィ工程の機械的強度を向上させることのできる技術を提供することにある。

【0019】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0020】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

5

【0021】本発明は、マスク基板に形成された遮光膜と、前記遮光膜に繰り返し隣接して開口された複数の開口領域と、前記マスク基板の光透過率よりも低く、かつ、前記遮光膜の光透過率よりも高い光透過率を有し、前記開口領域の外周に沿って縁取るように開口領域の一部にはみ出して形成され、その開口領域を透過した光の位相に差を与える第1の位相シフト膜と、前記第1の位相シフト膜の光透過率よりも高く、前記繰り返し隣接して開口された複数の開口領域において互いに隣接する開口領域を透過した各々の光の位相に差を与える第2の位相シフト膜とを有するものである。

【0022】また、本発明は、前記第2の位相シフト膜に、前記互いに隣接する開口領域を透過した各々の光の位相に差を与えるように、凹部および凸部を設け、前記凹部の底面および凸部の上面を平坦にしたものである。

【0023】また、本発明は、前記凸部の上面からマスク基板の主面までの厚さは、前記凸部における第2の位相シフト膜およびマスク基板を透過した光の位相と、前記マスク基板を透過した光の位相とが設計値で360度またはその整数倍反転するようにしたものである。

【0024】さらに、本発明は、前記フォトマスクを製造する際に、(a)前記マスク基板上に上面が平坦になるように前記第2の位相シフト膜の一部となる第1透明膜を被着する工程と、(b)前記第1透明膜上に前記第2の位相シフト膜の一部となるエッチングストップ膜を被着する工程と、(c)前記エッチングストップ膜上に上面が平坦になるように前記第2の位相シフト膜の一部となる第2透明膜を被着する工程と、(d)前記第2透明膜において、前記互いに隣接する開口領域のうちの一方の開口領域に対応する領域の透明膜部分を前記エッチングストップ膜をストップとしてエッチング除去することにより、前記互いに隣接する開口領域の各々を透過した光の位相が互いに反転するような凹部および凸部を形成する工程とを有するものである。

【0025】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する(なお、実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する)。

【0026】(実施の形態1)図1は本発明の一実施の形態である位相シフトマスクの全体平面図、図2は図1の位相シフトマスクの要部拡大平面図、図3は図2のA-A線の断面図、図4(a)~(c)は図1の位相シフトマスクの作用を説明するための説明図、図5(a)~(c)は本発明者が検討した位相シフトマスクの作用を比較のため説明するための説明図、図6~図19は図1の位相シフトマスクの製造工程における要部断面図、図20~図23は図1の位相シフトマスクを用いた半導体集積回路装置の製造工程における要部断面図である。

6

【0027】図1に示す位相シフトマスク1は、例えば半導体集積回路パターンを半導体ウエハ上に転写するためのレチクルであり、その主面上には、例えば実寸の5倍の半導体集積回路パターンの原画が形成されている。

【0028】この位相シフトマスク1を構成するマスク基板2は、例えば厚さが0.25インチ、屈折率が1.47程度の6インチ角の透明な合成石英ガラス等の薄板からなり、その主面(パターン形成面)は鏡面研磨処理が施されている。マスク基板2の光透過率は、例えば露光波長248nmのKrFエキシマレーザ光に対して、空気に対する透過率を100%とすると90%以上である。

【0029】マスク基板2の主面上の中央には、正方形形状の転写領域3が配置され、その外周には枠状の遮光領域4が配置されている。この転写領域3は、半導体集積回路パターンを転写するための領域であり、ここには、後述の繰り返し光透過パターンが形成されている。また、遮光領域4は、光の透過を遮るための領域であり、例えばクロムの単体金属膜またはクロム上に酸化クロムを積み重ねてなる複合金属膜等からなる。

【0030】この遮光領域4には、複数のマーク5m1~5m3が形成されている。マーク5m1~5m3は、例えば300μm程度の大きさの十字状の光透過パターンで形成されている。ただし、マーク5m1~5m3の平面形状は、十字状に限定されるものではなく種々変更可能であり、例えばL字状でも良い。

【0031】マーク5m1は、位相シフトマスク1と半導体ウエハとの相対的な平面位置合わせに用いるマークである。また、マーク5m2は、位相シフトマスク1と半導体ウエハ上の半導体チップとの相対的な平面位置合わせに用いるマークである。また、マーク5m3は、位相シフトマスク1の製造に際して位相シフトマスク1上の位相シフトパターンと遮光膜との相対的な平面位置合わせに用いるマークである。

【0032】次に、転写領域3の要部拡大平面図を図2に示す。また、そのA-A線の断面図を図3に示す。なお、この図2および図3には、例えば互いに平行に延在する複数の帯状のパターンが露光波長よりも短い間隔でパターン幅方向に沿って繰り返し配置される繰り返しパターンをパターンニングするためのマスクパターンが示されている。

【0033】マスク基板2の主面上には、半透明膜(第1の位相シフト膜)6が形成されている。この半透明膜6は、例えばモリブデンシリサイド等からなり、その光透過率が後述の遮光膜よりは透過率が高いが、マスク基板2の光透過率よりも低く設定されている。半透明膜6の透過率は、例えば4%または6%程度である。

【0034】また、半透明膜6の膜厚は、半透明膜6の有る領域を透過した光と半透明膜6が無い領域を透過した光との間に設計値で180度、すなわち、180度またはその近傍の位相差を与えるように設定されており、

7

例えば 1 0 0 0 Å 程度である。なお、1 8 0 度の近傍とは、半透明膜 6 の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用を与え得る範囲を言う。

【0 0 3 5】この半透明膜 6 には、互いに平行に配置された複数の帯状の開口領域 6 a が形成されている。なお、開口領域 6 a の幅は、例えば 1 μm 程度である。また、隣接する開口領域 6 a 間の半透明膜 6 のパターン幅は、例えば 1 μm 程度である。

【0 0 3 6】この半透明膜 6 上には、遮光膜 7 が形成されている。この遮光膜 7 は、例えばクロム等のような単体金属膜またはクロム上に酸化クロムを積み重ねてなる複合金属膜等からなり、その厚さは、例えば 1 0 0 0 Å 程度である。遮光膜 7 の光透過率は、マスク基板 2 および半透明膜 6 よりも低く、例えば 0. 5 % 以下である。

【0 0 3 7】この遮光膜 7 には、上記半透明膜 6 の開口領域 6 a と平面位置を同じくして、その開口領域 6 a に対して平面寸法が大きく、かつ、形状が相似形に形成された複数の帯状の開口領域 7 a が互いに平行に形成されている。

【0 0 3 8】この開口領域 7 a は、上記した繰り返しパターンを転写するための領域であり、上記した繰り返しパターンと相似形となっている。この開口領域 7 a には、半透明膜 6 の一部が開口領域 7 a の輪郭に沿って設計上（誤差の範囲を含むという意味）所定の幅を持つてはみ出している。この半透明膜 6 のはみ出し部分は、繰り返しパターンの個々のパターンの外周部におけるエッジ強調機能を果たしている。この半透明膜 6 のはみ出し部分の幅は、例えば 0. 2 μm ~ 0. 3 μm 程度である。なお、互いに隣接する開口領域 7 a の間の遮光膜 7 の幅は、例えば 0. 6 μm 程度である。

【0 0 3 9】さらに、このマスク基板 1 の主面上には、透明膜（第 2 の位相シフト膜）8 が形成されている。透明膜 8 は、例えば二酸化シリコン等のような透明材料からなり、例えば SOG（Spin On Glass）を用いた回転塗布法で形成されている。この透明膜 8 の透過率は、半透明膜 6 よりも高く、例えば 9 0 % 以上に設定されている。ただし、透明膜 8 の材料および形成方法はこれに限定されるものではなく種々変更可能である。

【0 0 4 0】この透明膜 8 の上面には、凹部 8 a と凸部 8 b とが、上記開口領域 7 a に対応するように交互に形成されている。なお、図 2 においては凹部 8 a の平面形状を破線で示す。凹部 8 a は開口領域 7 a より大きく、かつ、相似形をしている。

【0 0 4 1】この凹部 8 a および凸部 8 b は、互いに隣接する開口領域 7 a、7 a を透過した光の間に設計値で 1 8 0 度、すなわち、1 8 0 度またはその近傍の位相差を与える機能を有している。なお、この 1 8 0 度の近傍とは、透明膜 8 の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用

8

を与え得る範囲を言う。

【0 0 4 2】したがって、凹部 8 a の上面とマスク基板 2 の主面との間の厚さ（凹部 8 a の厚さ）は、例えばその凹部 8 a およびマスク基板 2 を透過した光と、マスク基板 2 を透過した光との間に設計値で 1 8 0 度、すなわち、1 8 0 度またはその近傍（上記と同じ）の位相差を与える厚さに設定されており、例えば 4 0 0 0 Å ~ 8 0 0 0 Å 程度である。

【0 0 4 3】また、凸部 8 b の上面とマスク基板 2 の主面との間の厚さ（凸部 8 b の厚さ）は、例えばその凸部 8 b およびマスク基板 2 を透過した光と、マスク基板 2 を透過した光との間に設計値で 3 6 0 度、すなわち、3 6 0 度またはその近傍の位相差を与える厚さに設定されており、例えば 8 0 0 0 Å 程度である。なお、この 3 6 0 度の近傍とは、透明膜 8 の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用を与え得る範囲を言う。

【0 0 4 4】このように凸部 8 b の厚さを設定すると、仮に凸部 8 b が欠けてその部分でマスク基板 2 の主面が一部露出してしまったとしても、凸部 8 b が正常に存在する部分でも欠損が生じている部分でも、その凸部 8 b の領域を透過する光の位相に変化が生じないので、透明膜 8 の修正の必要がなくなり、製造時間の短縮化、歩留まり向上、信頼性の向上および製品コストの低減が図れる。

【0 0 4 5】さらに、この凹部 8 a および凸部 8 b の上面はいずれも平坦になっている。このため、凹部 8 a を透過した光および凸部 8 b を透過した光のいずれも位相差分布が乱れないので、解像度および焦点深度を向上させることができる。なお、ここで言う平坦には、完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0 0 4 6】次に、本実施の形態 1 の位相シフトマスク 1 の作用、効果を図 4 および図 5 により説明する。図 4 は、本実施の形態 1 の位相シフトマスク 1 を用いた場合を示し、図 5 は比較のため本発明者が検討した位相シフトマスク 5 0 を用いた場合を示している。露光光には、例えば i 線（波長 3 6 5 nm）を用いた。

【0 0 4 7】図 4（a）の位相シフトマスク 1 の互いに隣接する開口領域 7 a を透過したウエハ上の光は、その位相が図 4（b）に示すように互いに反転（ π , 0）している。これにより、互いに隣接する開口領域 7 の境界部では各々の光が互いに干渉し合って弱め合う。一方、各々の開口領域 7 では、各々の透過光が互いに干渉し合って弱め合うような回折投影像が得られる。この回折投影像は、露光光源から放射される光の位相が揃っている場合、コントラストの良い極微細なライン像となる。

【0 0 4 8】なお、これに対して図 5（a）の位相シフトマスク 5 0 の互いに隣接する開口領域 5 1、5 1 を透

9

過したウエハ上の光は、その位相が図5 (b) に示すように同相 (0, 0) である。すなわち、互いに隣接する開口領域 51, 51 を透過した光の間で位相差を与えることはしていない。

【0049】また、図4 (a) の位相シフトマスク1の開口領域7aを透過した直後の光のうち、半透明膜6が存在する領域を透過した光と、存在しない領域を透過した光とでは、その位相が図4 (b) に示すように互いに反転 ($\pi, 0$) する。これにより、当該半透明膜6が存在する領域と存在しない領域との境界部では各々の光が互いに干渉し合って弱め合うような回折投影像が得られる。なお、これに対して図5 (a) の位相シフトマスク50でも、各開口領域51を透過した光の中で同じような位相差を与えている。

【0050】このように本実施の形態1の位相シフトマスク1では、互いに隣接する開口領域7aを透過した光の間で位相差を与え、かつ、各々の開口領域7aを透過した光の中で位相差を与えている。これにより、本実施の形態1では、図4 (c) に示すように、図5 (c) に比し、各開口領域7aを透過した光の強度を大きく、かつ、光の強度勾配を急峻にできるので、パターンの解像度および焦点深度を大幅に向上させることが可能となる。したがって、半導体ウエハ上のフォトリソ膜に位相シフトマスク1上のパターンを鮮明に転写することが可能となる。

【0051】次に、本実施の形態1における位相シフトマスク1の製造方法の一例を図6～図19により説明する。

【0052】まず、図6に示すように、石英ガラス等からなるマスク基板2の鏡面研磨処理の施された主面上に、例えば透過率4%または6%程度、厚さ1000Å程度のモリブデンシリサイド等からなる半透明膜6をスパッタリング法等によって被着した後、その上に、例えばクロムおよび酸化クロムを下層から順にスパッタリング法等によって被着して厚さ1000Å程度の遮光膜8を形成する。なお、半透明膜6の厚さは、開口領域6aを透過する光の位相に対して180度またはその近傍の位相差を与えられるように設定されている。

【0053】続いて、図7に示すように、遮光膜8上に、フォトリソ膜9aをスピン塗布法等によって被着しバーク処理を施した後、このフォトリソ膜9aに対して電子線等により所定のパターンを描画し現像処理を施すことにより、図8に示すように、フォトリソパターン9a1を形成する。なお、このフォトリソ膜9が化学増幅系レジストの場合は、露光後、プリベーク、現像、ポストベーク等を行う。

【0054】その後、そのフォトリソパターン9a1をエッチングマスクとして、そのマスクから露出する遮光膜8部分をウエットエッチング処理またはドライエッチング処理によって除去した後、そのマスクから露出

10

する半透明膜6をドライエッチング処理等によって除去することにより、図9に示すように、マスク基板2の主面を露出させる。

【0055】この際、マスク基板2の上部を位相差数度分掘り込み、後のアルカリ洗浄等のプロセスで位相差を設計値で180度、すなわち、180度またはその近傍に合わせ込むようにしても良い。また、半透明膜6の透過率も後のアルカリ洗浄等のプロセスで所望の透過率に合わせ込んでも良い。なお、このマスク基板2のドライエッチング処理時に表面荒れが生じた場合は、例えばフッ酸等によりウエットエッチング処理を施してその表面の荒れを低減しても良い。

【0056】次いで、フォトリソパターン9a1を除去し図10に示すマスク基板2を得る。この段階では半透明膜6に開口領域6aが形成される。なお、上記した表面荒れを低減するためのエッチング処理を、当該フォトリソパターン除去後に行っても良い。

【0057】続いて、図11に示すように、マスク基板2の主面上 (パターン形成面) に、フォトリソ膜9bをスピン塗布法等によって被着した後、そのフォトリソ膜9b上に、電子線描画時におけるチャージアップ防止の目的で導電性膜10aを形成する。

【0058】その後、フォトリソ膜9bに所望のパターンを電子線等で描画した後、導電膜を除去し現像処理を施すことにより、図12に示すように、遮光膜7上に、その遮光膜7の幅よりも幅の狭いフォトリソパターン9b1を形成する。

【0059】次いで、このフォトリソパターン9b1をエッチングマスクとして、そのマスクから露出する遮光膜7をウエットエッチング、ドライエッチングまたはそれらの組合せによりエッチング除去することにより、図13に示すように、開口領域7aを形成する。

【0060】続いて、フォトリソパターン9b1を除去し洗浄処理を施して図14に示すマスク基板2を得る。この段階で遮光膜7に開口領域7aが形成される。

【0061】その後、マスク基板2の主面上に、図15に示すように、例えば二酸化シリコン等からなる透明膜8をSOG (Spin On Glass) を用いた回転塗布法等によって被着する。この透明膜8の膜厚は、透明膜8およびマスク基板2を透過した光と、透明膜8および半透明膜6の無いマスク基板2を透過した光との間に設計値で360度、すなわち、360度またはその近傍の位相差が生じ、かつ、その上面が半透明膜6および遮光膜7の段差の影響を受けない程度に平坦化される厚さが好ましい。

【0062】透明膜8の上面を平坦化するにはSOGを用いた回転塗布法だけでも良い場合もあるが、透明膜8を被着後、その上面に対してCMP (Chemical Mechanical Polishing) 処理を施しても良い。この場合、透明膜8の上面の平坦性を向上させることが可能となる。ま

た、この透明膜 8 を SOG を用いた回転塗布法で形成しなくても良い。

【0063】なお、この 360 度の近傍とは、透明膜 8 の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用を与え得る範囲を言う。また、ここで言う平坦には、完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0064】ただし、この位相差は 360 度に限定されるものではなく、360 度の整数倍および各々の値の近傍（上記説明と同じ）でも良い。この場合は、上記したように、透明膜 8 の欠損修正が不要となる。

【0065】次いで、透明膜 8 上にフォトレジスト膜 9 c をスピン塗布法等によって被着した後、そのフォトレジスト膜 9 c 上に、電子線描画時におけるチャージアップ防止の目的で導電性膜 10 b を形成する。

【0066】続いて、フォトレジスト膜 9 c に所望のパターンを電子線等で描画した後、導電膜を除去し現像処理を施すことにより、図 17 に示すように、透明膜 8 上に、互いに隣接する開口領域 7 a を交互に覆うようなフ
20 オトレジストパターン 9 c1 を形成する。

【0067】その後、このフォトレジストパターン 9 c1 をエッチングマスクとして、そのマスクから露出する透明膜 8 をウェットエッチング、ドライエッチングまたはそれらの組合せによりエッチング除去することにより、図 18 に示すように、透明膜 8 の上面に凹部 8 a および凸部 8 b を形成した後、フォトレジストパターン 9 c1 を除去し洗浄処理を施して図 19 に示す位相シフトマスク 1 を製造する。

【0068】この凹部 8 a の深さは、凹部 8 a および開口領域 7 a を透過した光と、その凹部 8 a に隣接する凸部 8 b および開口領域 7 a を透過した光との間に設計値で 180 度、すなわち、180 度またはその近傍の位相差を与える程度に設定されている。なお、この 180 度の近傍とは、透明膜 8 の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用を与え得る範囲を言う。

【0069】また、凹部 8 a の上面は平坦に形成されている。ここで言う平坦には、完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲
40 となる程度の平坦も含むものとする。なお、位相差の測定方法は 2 光束干渉法等を用いる。

【0070】以上のように完成した位相シフトマスク 1 は、欠陥および異物の検査工程、欠陥等の修正工程、洗浄工程等を順次経てベリクル膜を装着し、半導体製造工程等のフォトリソグラフィ工程に供給され、その後、露光装置（ステッパ）等に供給される。そして、位相シフトマスク 1 のパターンを露光処理により半導体ウエハ上に被着されたフォトレジスト膜に転写し、半導体ウエハ上に半導体集積回路形成用のフォトレジストパターンを
50

形成する。

【0071】次に、このような位相シフトマスク 1 を用いた半導体集積回路装置の製造方法を図 20～図 23 により説明する。ここでは、例えば DRAM（Dynamic Random Access Memory）を一例として説明する。

【0072】図 20 は DRAM のメモリセルの要部拡大断面図を示している。半導体基板 11（半導体ウエハ）は、例えば p 形のシリコン単結晶からなり、その深い位置には n ウエル 12 が形成され、それに取り囲まれるように p ウエル 13 が形成され、さらに、半導体基板 11 の上部には素子分離用の溝形分離部 14 が形成されており、これにより活性領域が規定されている。

【0073】この半導体基板 11 上には、ゲート電極（ワード線）形成用の導体膜 15 および窒化シリコン等からなるキャップ絶縁膜 16 が下層から順に形成され、さらに、その上にはフォトレジスト膜 9 d が形成されている。なお、導体膜 15 は、例えば低抵抗ポリシリコン上に、窒化チタンを介してタングステン等のような金属膜を積み重ねてなる、いわゆるポリメタル構造で形成されている。

【0074】このような半導体基板 11 に対して、上記した位相シフトマスク 1 を用いた露光処理を施すことにより、図 21 に示すように、ゲート電極（ワード線）形成用のフォトレジストパターン 9 d1 を形成する。

【0075】続いて、このフォトレジストパターン 9 d1 をエッチングマスクとして、マスクされていないキャップ膜 16 および導体膜 15 部分をドライエッチング法等によってエッチング除去することにより、図 22 に示すように、ゲート電極 15 g（ワード線 WL）をパターンニングする。ゲート電極 15 g の幅、製品によって異なるので一概には言えないが、例えば 0.2～0.3 μm、例えば 0.25 μm 程度である。

【0076】これ以降は DRAM の製造工程を経て図 23 に示すようなメモリセル MC を形成する。すなわち、メモリセル MC は、メモリセル選択 MOS・FET Q およびキャパシタ C で形成されている。このメモリセル選択 MOS・FET Q の一方の半導体領域 17 は、キャパシタ C と電氣的に接続され、他方の半導体領域 17 はビット線 BL と電氣的に接続されている。キャパシタ C は、例えばクラウン（筒）形が採用されており、蓄積電極 18 a とその表面に形成された容量絶縁膜と上部電極 18 b とを有している。

【0077】このような本実施の形態 1 によれば、以下の効果を得ることが可能となる。

【0078】(1) 互いに隣接する開口領域 7 a を透過した光の間で位相差を与え、かつ、各々の開口領域 7 a を透過した光の中で位相差を与えていることにより、各開口領域 7 a を透過した光の強度を大きく、かつ、光の強度勾配を急峻にできるので、転写されるパターンの解像度および焦点深度を大幅に向上させることが可能とな

13

る。したがって、半導体ウエハ上のフォトリソ膜に位相シフトマスク 1 上のパターンを鮮明に転写することが可能となる。

【0079】(2). 上記(1)により、微細な素子や配線パターンを有する半導体集積回路装置の当該パターンを良好に転写することができるので、半導体集積回路装置の歩留まりおよび信頼性を向上させることが可能となる。

【0080】(3). 上記(1)により、微細な素子や配線パターンの転写精度を向上させることができるので、半導体集積回路装置の素子特性を向上させることが可能となる。

【0081】(4). 透明膜 8 の凹部 8 a および凸部 8 b の上面の平坦性を向上させることにより、透過光の位相の乱れを低減できるので、当該光の位相差を良好に与えることが可能となる。

【0082】(5). 上記(4)により、さらにパターンの解像度および焦点深度を向上させることができるので、パターンの転写精度を向上させることが可能となる。

【0083】(6). 透明膜 8 を設け、これにより半透明膜 6 および遮光膜 7 を被覆することにより、位相シフトマスク 1 の製造工程の最終段階における洗浄処理や検査の際に遮光膜 7 等が剥離するというものもない。すなわち、位相シフトマスク 1 の機械的強度を向上させることが可能となる。

【0084】(実施の形態 2) 図 24 は本発明の他の実施の形態である位相シフトマスクの要部断面図、図 25 ~ 図 29 は図 24 の位相シフトマスクの製造工程中における要部断面図である。

【0085】本実施の形態 2 の位相シフトマスクの転写領域における要部断面図を図 24 に示す。本実施の形態 2 においては、マスク基板 1 上に形成された透明膜 8 が、透明膜 (第一透明膜) 8 c と、その上に形成されたエッチングストップ膜 8 d と、その上に形成された凸部 8 e とを有している。

【0086】透明膜 8 c は、例えば二酸化シリコン等のような透明な絶縁材料からなり、例えば SOG 等を回転塗布法で形成する。この透明膜 8 c の透過率は、半透明膜 6 よりも高く、例えば 90% 以上に設定されている。ただし、透明膜 8 c の材料および形成方法はこれに限定されるものではなく種々変更可能である。

【0087】この透明膜 8 c の厚さ (マスク基板 2 の主面から透明膜 8 c の上面までの厚さ) は、例えばその透明膜 8 c およびマスク基板 2 を透過した光と、マスク基板 2 を透過した光との間に例えば設計値で 360 度またはその整数倍、あるいは、360 度またはその整数倍の近傍 (上記と同じ) の位相差を与える厚さに設定されており、例えば 4000 Å ~ 8000 Å 程度である。このような透明膜 8 c を設けると、欠陥修正時に修正が不要となるので有利である。

【0088】さらに、透明膜 8 c の上面は平坦化されて

14

いる。このため、透明膜 8 c を透過した光の位相差分布が乱れないので、解像度および焦点深度を向上させることができる。なお、ここで言う平坦には、完全な平坦化も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0089】エッチングストップ膜 8 d は、例えば厚さが数十 nm (50 ~ 100 nm 程度) の Sn (スズ) 系酸化物からなり、その透過率は半透明膜 6 の透過率よりも高く、例えば 90% 以上に設定されている。このエッチングストップ膜 8 d は、凸部 8 e を形成する際のエッチングストップとして機能し、凹部に対応する部分の上面の平坦度およびその凹部形成領域において残される透明膜 8 e の厚さを上記位相差を与える上で必要な分だけ確保できるように機能している。なお、ここで言う平坦も完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0090】凸部 8 e は、例えば二酸化シリコン等のような透明材料からなり、例えば SOG (Spin On Glass) 等を用いた回転塗布法で形成されている。この凸部 8 e の透過率は、半透明膜 6 よりも高く、例えば 90% 以上に設定されている。ただし、凸部 8 e の材料および形成方法はこれに限定されるものではなく種々変更可能である。

【0091】この凸部 8 e は、互いに隣接する開口領域 7 a のいずれか一方に配置されている。すなわち、凸部 8 e の隣には凹部が配置されるようになっている。この凸部 8 e および凹部は、前記実施の形態 1 で説明した凸部および凹部に対応している。すなわち、この凸部 8 e および凹部により、互いに隣接する開口領域 7 a、7 a を透過した光の間に設計値で 180 度、すなわち、180 度またはその近傍の位相差を与えるようになっている。なお、この 180 度の近傍とは、透明膜 8 の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用を与え得る範囲を言う。

【0092】また、凸部 8 e の下面とマスク基板 2 の主面との間の厚さは、例えばその凸部 8 e およびマスク基板を透過した光と、マスク基板 2 を透過した光との間に設計値で 360 度、すなわち、360 度またはその近傍の位相差を与える厚さに設定されている。なお、この 360 度の近傍とは、透明膜 8 の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用を与え得る範囲を言う。

【0093】このように厚さを設定すると、仮に凸部 8 e、エッチングストップ膜 8 d および透明膜 8 c が欠けてその部分でマスク基板 2 の主面が一部露出してしまったとしても、凸部 8 e が正常に存在する部分でも欠損が生じている部分でも、その凸部 8 e の形成領域を透過する光の位相に変化が生じないので、透明膜 8 の修正の必要がなくなり、製造時間の短縮化、歩留まり向上、信頼

15

性の向上および製品コストの低減が図れる。

【0094】さらに、この凸部8eの上面も平坦化されている。このため、凸部8bを透過した光の位相差分布も乱れないので、解像度および焦点深度を向上させることができる。なお、ここで言う平坦には、完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0095】このような位相シフトマスク1における透過光の分布は前記実施の形態1の場合の図4で説明したので、ここでは省略する。

【0096】次に、本実施の形態2における位相シフトマスクの製造方法の一例を図25～図29により説明する。

【0097】まず、前記実施の形態1の位相シフトマスクの製造工程と同様に図6～図14までの製造工程を経た後、図25に示すように、マスク基板2の主面（パターン形成面）上に透明膜8cをSOG等を回転塗布法によって被着する。

【0098】この透明膜8cは、例えば酸化シリコン等のような透明な絶縁材料からなり、その透過率は、半透明膜6よりも高く、例えば90%以上に設定されている。

【0099】この透明膜8cの厚さ（マスク基板2の主面から透明膜8cの上面までの厚さ）は、例えばその透明膜8cおよびマスク基板2を透過した光と、マスク基板2を透過した光との間に設計値で360度またはその整数倍、すなわち、360度またはその近傍（上記と同じ）の位相差を与える厚さに設定されており、例えば8000Å～16000Å程度である。

【0100】さらに、透明膜8cの上面は平坦になっている。このため、透明膜8cを透過した光の位相差分布が乱れないので、解像度および焦点深度を向上させることができる。この透明膜8cの上面を平坦化するには、上記位相差を与える厚さで、かつ、その上面が下層の半透明膜6や遮光膜7の段差の影響が無くなるまで膜を堆積するようにしても良いし、その上面が平坦になるまで透明膜8cを堆積した後、その上面をCMP法で削ることで上記位相差を与える厚さに設定しても良い。なお、ここで言う平坦には、完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0101】続いて、透明膜8cの上面に、上記したエッチングストップ膜8dを形成した後、その上に、透明膜（第2透明膜）8e1をSOG法等で被着する。この際、エッチングストップ膜8dの上面が平坦なので、透明膜8e1の上面もそれが反映されて平坦になっている。なお、ここで言う平坦には、完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0102】その後、図26に示すように、透明膜8e

16

1上にフォトリソ膜9eをスピン塗布法等によって被着した後、そのフォトリソ膜9e上に、電子線描画時におけるチャージアップ防止の目的で導電性膜10cを形成する。

【0103】続いて、フォトリソ膜9eに所望のパターンを電子線等で描画した後、導電膜を除去し現像処理を施すことにより、図27に示すように、透明膜8e1上に、互いに隣接する開口領域7aを交互に覆うようなフォトリソパターン9e1を形成する。

【0104】その後、このフォトリソパターン9e1をエッチングマスクとして、そのマスクから露出する透明膜8eをウエットエッチング、ドライエッチングまたはそれらの組合せによりエッチング除去することにより、図28に示すように、エッチングストップ膜8d上に凸部8eおよび凹部を形成する。

【0105】この際、本実施の形態2においては、エッチングストップ膜8dがエッチングの進行を抑制するので、その凹部の深さ設定精度を向上させることができ、凹部に対応する部分の上面の平坦度およびその凹部形成領域において残される透明膜8の厚さを上記位相差を与える上で必要な分だけ確保できる。

【0106】この凹部の深さは、凹部および開口領域7aを透過した光と、その凹部に隣接する凸部8eおよび開口領域7aを透過した光との間に設計値で180度、すなわち、180度またはその近傍の位相差を与える程度に設定されている。なお、この180度の近傍とは、透明膜8の形成等による誤差の範囲を含み、かつ、パターン転写に際して良好な位相差操作による作用を与え得る範囲を言う。この位相差の測定方法は2光束干渉法等を用いる。

【0107】また、凸部8eおよび凹部の上面の平坦性を確保できるので、凸部8eおよび凹部を透過した光の位相差分布も乱れないので、解像度および焦点深度を向上させることができる。なお、ここで言う平坦も完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。

【0108】次いで、フォトリソパターン9e1を除去し洗浄処理を施して図29に示す位相シフトマスク1を製造する。以上のように完成した位相シフトマスク1は、欠陥および異物の検査工程、欠陥等の修正工程、洗浄工程等を順次経てベリクル膜を装着し、半導体製造工程等のフォトリソグラフィ工程に供給され、その後、露光装置（ステッパ）等へ供給される。そして、位相シフトマスク1のパターンを露光処理により半導体ウエハ上に被着されたフォトリソ膜に転写し、半導体ウエハ上に半導体集積回路形成用のフォトリソパターンを形成する。この半導体集積回路装置の製造工程の具体例については前記実施の形態1で説明したのでここでは省略する。

17

【0109】このように本実施の形態2においては、前記実施の形態1で得られた効果の他に、以下の効果を得ることが可能となる。

【0110】(1). エッチングストップ膜8dを設けたことにより、透明膜8において凹部に対応する部分の上面の平坦度およびその凹部形成領域において残される透明膜8の厚さを上記位相差を与える上で必要な分だけ確保できる。

【0111】(2). 上記(1)により、当該凹部上面の平坦度を確保できるので、その凹部形成領域を透過した光の位相の乱れをさらに抑制することができるので、透過光の位相差操作を良好に行うことが可能となる。

【0112】(3). 上記(1)により、当該凹部形成領域における透明膜8の厚さを良好に設定できるので、その厚さの変動に起因する位相差のばらつきを抑えることができ、透過光の位相差操作を良好に行うことが可能となる。

【0113】(実施の形態3) 図30は本発明の他の実施の形態でる位相シフトマスクの要部断面図、図31～図35は図30の位相シフトマスクの製造工程中における要部断面図である。

【0114】本実施の形態3の位相シフトマスクの転写領域における要部断面図を図30に示す。本実施の形態3においては、マスク基板1上において、互いに隣接する開口領域7aのいずれか一方に透明膜8fが形成されている。

【0115】透明膜8fは、例えば二酸化シリコン等のような透明な絶縁材料からなり、例えばSOG等を用いた回転塗布法で形成されている。この透明膜8fの透過率は、半透明膜6よりも高く、例えば90%以上に設定されている。ただし、透明膜8fの材料および形成方法はこれに限定されるものではなく種々変更可能である。

【0116】この透明膜8fの厚さ(マスク基板2の主面から透明膜8fのくぼみ部上面までの厚さ)は、例えばその透明膜8fおよびマスク基板2を透過した光と、マスク基板2を透過した光との間に設計値で180度、すなわち、180度またはその近傍(上記と同じ)の位相差を与える厚さに設定されており、例えば4000Å～8000Å程度である。なお、ここでは、透明膜8fの上面は特に平坦にはされていない。

【0117】このような本実施の形態3においても、互いに隣接する開口領域7aを透過した光の間で位相差を与え、かつ、各々の開口領域7aを透過した光の中で位相差を与えている。これにより、本実施の形態3では、各開口領域7aを透過した光の強度を大きく、かつ、光の強度勾配を急峻にできるので、パターンの解像度および焦点深度を大幅に向上させることが可能となる。したがって、半導体ウエハ上のフォトリソスト膜に位相シフトマスク1上のパターンを鮮明に転写することが可能となる。

18

【0118】次に、本実施の形態3における位相シフトマスク1の製造方法の一例を図31～図35によって説明する。

【0119】まず、前記実施の形態1の位相シフトマスクの製造工程と同様に図6～図14までの製造工程を経た後、図31に示すように、マスク基板2の主面(パターン形成面)上に透明膜8fをSOG等を回転塗布法によって被着する。

【0120】この透明膜8fは、例えば二酸化シリコン等のような透明な絶縁材料からなり、その透過率は、半透明膜6よりも高く、例えば90%以上に設定されている。

【0121】この透明膜8fの厚さ(マスク基板2の主面から透明膜8cのくぼみ部上面までの厚さ)は、例えばその透明膜8fおよびマスク基板2を透過した光と、マスク基板2を透過した光との間に180度またはその近傍(上記と同じ)の位相差を与える厚さに設定されており、例えば4000Å～8000Å程度である。

【0122】続いて、透明膜8fの上面に、図32に示すように、透明膜8f上にフォトリソスト膜9fをスピンドル塗布法等によって被着した後、そのフォトリソスト膜9f上に、電子線描画時におけるチャージアップ防止の目的で導電性膜10dを形成する。

【0123】続いて、フォトリソスト膜9fに所望のパターンを電子線等で描画した後、導電膜を除去しリベーク、現像処理を施すことにより、図33に示すように、透明膜8f上に、互いに隣接する開口領域7aを交互に覆うようなフォトリソストパターン9f1を形成する。

【0124】その後、このフォトリソストパターン9f1をエッチングマスクとして、そのマスクから露出する透明膜8fをウエットエッチング、ドライエッチングまたはそれらの組合せによりエッチング除去して図34に示すように、透明膜8fのパターンを形成する。

【0125】この際、ドライエッチング方法は、例えばエッチングガスCF₄等に酸素を添加した混合ガスをRIE(Reactive Ion Etching)等のエッチング装置内で数十ミリトル程度の圧力下で数百ワット程度の高周波を印加してエッチング除去する。また、ウエットエッチング方法は、フッ酸等に前記マスクを浸してエッチングする。本エッチングは下層のモリブテンシリサイド膜等からなる半透明膜6にダメージを与えない目的で、例えば透明膜8fの厚さ50～60%をドライエッチング処理で除去し、残りをウエットエッチング処理で除去すれば良い。

【0126】次いで、フォトリソストパターン9f1を除去し洗浄処理を施して図35に示す位相シフトマスク1を製造する。以上のように完成した位相シフトマスク1は、欠陥および異物の検査工程、欠陥等の修正工程、洗浄工程等を順次経てベリクル膜を装着し、半導体製造

19

工程等のフォトリソグラフィ工程に供給され、その後、露光装置（ステッパ）等に供給される。そして、位相シフトマスク 1 のパターンを露光処理により半導体ウエハ上に被着されたフォトレジスト膜に転写し、半導体ウエハ上に半導体集積回路形成用のフォトレジストパターンを形成する。この半導体集積回路装置の製造工程の具体例については前記実施の形態 1 で説明したのでここでは省略する。

【0127】このように、本実施の形態 3 においては、前記実施の形態 1 で得られた (1) ~ (3) の効果を得ることが可能となる。

【0128】（実施の形態 4）図 36 は本発明の他の実施の形態である位相シフトマスクの要部断面図である。

【0129】図 36 に示す本実施の形態 4 の位相シフトマスク 1 においては、透明膜 8 f の上面が平坦化されている。これにより、透明膜 8 f を透過した光の位相差分布も乱れないので、解像度および焦点深度を向上させることができる。なお、ここで言う平坦には、完全な平坦も含むが、完全とは言えないが透過光の位相差の乱れが許容される範囲となる程度の平坦も含むものとする。これ以外は、前記実施の形態 3 と同じである。

【0130】このような透明膜 8 f の平坦化処理の方法としては、上記位相差を与える厚さで、かつ、その上面が下層の半透明膜 6 や遮光膜 7 の段差の影響が無くなるまで膜を堆積するようにしても良いし、その上面が平坦になるまで透明膜 8 f を堆積した後、その上面を CMP 法で削ることで上記位相差を与える厚さに設定しても良い。

【0131】このように本実施の形態 4 によれば、前記実施の形態 1 と同様の効果を得ることが可能となる。

【0132】（実施の形態 5）図 37 は本発明の他の実施の形態である位相シフトマスクの要部平面図、図 38 は図 37 の B-B 線の断面図である。

【0133】図 37 および図 38 は前記実施の形態 1 の変形例であり、例えば孤立穴パターンを形成するためのマスクパターンを示している。

【0134】半透明膜 6 には、例えば平面正形状の主開口領域 6 b と、それとは離間した位置に形成されその外周辺に沿って延びる長形状の補助開口領域 6 c とが開口されている。

【0135】この半透明膜 6 の厚さは、前記実施の形態 1 と同様になっている。すなわち、主開口領域 6 b におけるマスク基板 2 を透過した光と、半透明膜 6 およびマスク基板 2 を透過した光との間に設計値で 180 度、すなわち、180 度またはその近傍（定義は上記と同じ）の位相差が生じるようになっている。

【0136】遮光膜 7 には、上記した主開口領域 6 b と平面位置を同じくして、その主開口領域 6 b よりも大きく、かつ、相似形に形成された主開口領域 7 b が開口されている。したがって、この主開口領域 7 b には、その

20

外周に沿って所定の幅を持って半透明膜 6 がはみ出している。

【0137】また、遮光膜 7 には、主開口領域 7 b とは離間した位置に、上記した補助開口領域 6 c と平面位置を同じくして、主開口領域 7 b の外周に沿って延びる長形状の補助開口領域 7 c が開口されている。この補助開口領域 7 c の平面寸法は露光によりフォトレジスト膜に転写されない程度に小さく設定されている。

【0138】透明膜 8 の上面側には、凹部 8 a および凸部 8 b が形成されている。この凹部 8 a は、平面形状が、主開口領域 7 b よりも大きく、かつ、相似形となるように形成されている。凹部 8 a の上面とマスク基板 2 の主面との間の厚さは、前記実施の形態 1 と同じである。

【0139】また、凸部 8 b は、補助開口領域 7 c を覆う位置に形成されている。この凸部 8 b の上面とマスク基板 2 の主面との間の厚さは、前期実施の形態 1 と同じである。すなわち、凹部 8 a および主開口領域 6 b のマスク基板 2 を透過した光と、凸部 8 b および補助開口領域 7 c のマスク基板 2 を透過した光との間には設計値で 180 度、すなわち、180 度の位相差が生じるようになっている。

【0140】したがって、本実施の形態 6 においても、互いに隣接する主開口領域 6 b および補助開口領域 7 c を透過した光の間で位相差を与え、かつ、各々の開口領域 7 b を透過した光の中で位相差を与えている。これにより、本実施の形態 6 では、各開口領域 7 b を透過した光の強度を大きく、かつ、光の強度勾配を急峻にできるので、パターンの解像度および焦点深度を大幅に向上させることが可能となる。したがって、半導体ウエハ上のフォトレジスト膜に位相シフトマスク 1 上のパターンを鮮明に転写することが可能となる。なお、この場合、フォトレジスト膜に転写されるパターンは、ほぼ主開口領域 7 b の平面形状と相似形であるが、その角部が丸く形成される。

【0141】また、凹部 8 a および凸部 8 b の上面は、前記実施の形態 1 と同様に平坦になっている（定義は上記と同じ）。したがって、本実施の形態 6 においても、透過光の位相差の乱れを低減することが可能となっている。

【0142】このような位相シフトマスク 1 の製造方法は前期実施の形態 1 で説明したのと同じなので説明を省略する。また、前記実施の形態 2、3、4 の特徴部分の構造を本実施の形態 5 に適用しても良い。

【0143】以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態 1 ~ 6 に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0144】例えば前記実施の形態 1 ~ 6 においては、

21

半透明膜をモリブデンシリサイドとした場合について説明したが、これに限定されるものではなく種々変更可能であり、例えば窒化モリブデンシリサイド、酸化モリブデンシリサイド、酸化クロム、酸化クロム、アモルファスカーボンまたは窒化シリコンでも良い。

【0145】また、前記実施の形態1～6においては、互いに隣接する開口領域の各々を透過した光の位相を互いに反転させる透明膜をSOGを用いた回転塗布法で形成したが、これに限定されるものではなく、例えばスパッタリング法やCVD法で形成しても良い。

【0146】また、前記実施の形態6においては、透明膜の凹部を主開口領域上に配置し、かつ、透明膜の凸部を補助開口領域上に配置する構造としたが、これに限定されるものではなく、その逆でも良い。すなわち、透明膜の凹部を補助開口領域上に配置し、凸部を主開口領域上に配置しても良い。

【0147】また、前記実施の形態1～6においては、DRAMの製造工程に適用した場合について説明したが、これに限定されるものではなく種々変更可能であり、例えばSRAM (Static Random Access Memory) およびフラッシュメモリ (EEPROM) 等のようなメモリ回路、マイクロプロセッサ等のような論理回路、あるいはメモリ回路と論理回路とを同一半導体基板上に形成した半導体集積回路装置の製造方法に適用できる。

【0148】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である半導体集積回路装置の製造工程で用いる位相シフトマスク技術に適用した場合について説明したが、それに限定されるものではなく、例えば液晶等のディスプレイ素子、磁気ディスクヘッド、プリント基板等の製造工程で用いる位相シフトマスク技術等に適用できる。

【0149】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下の通りである。

【0150】(1). 本発明によれば、互いに隣接する開口領域を透過した光の間で位相差を与え、かつ、各々の開口領域を透過した光の中で位相差を与えることができるので、各開口領域を透過した光の強度を大きく、かつ、光の強度勾配を急峻にでき、転写されるパターンの解像度および焦点深度を大幅に向上させることが可能となる。

【0151】(2). 上記(1)により、半導体ウエハ上のレジスト膜にフォトマスク上のパターンを鮮明に転写することが可能となる。

【0152】(3). 上記(1)により、微細な素子や配線パターンを有する半導体集積回路装置の当該パターンを良好に転写することができるので、半導体集積回路装置の歩留まりおよび信頼性を向上させることが可能となる。

【0153】(4). 上記(1)により、微細な素子や配線パ

22

ターンの転写精度を向上させることができるので、半導体集積回路装置の素子特性を向上させることが可能となる。

【0154】(5). 本発明によれば、前記互いに隣接する開口領域を透過した光の間に位相差を与える第2の位相シフト膜を設けることにより、フォトマスクの機械的強度を向上させることが可能となる。

【0155】(6). 本発明によれば、前記第2の位相シフト膜に凹部および凸部を設け、その底面および上面を平坦にしたことにより、透過光の位相の乱れを低減できるので、当該位相差を良好に与えることが可能となる。

【0156】(7). 本発明によれば、前記凸部の上面からマスク基板の主面までの厚さは、前記凸部における第2の位相シフト膜およびマスク基板を透過した光の位相と、前記マスク基板を透過した光の位相とが設計値で360度またはその整数倍反転するようにしたことにより、仮に凸部の一部が欠けてマスク基板の主面が表れる程度となっても、透過光の位相に変化が生じないようにすることができる。このため、当該欠陥修正を無くすることが可能となる。

【0157】(8). 本発明によれば、前記第2の位相シフト膜に凹部および凸部を形成する場合にエッチングストップ膜を用いることにより、凹部の深さ形成精度を大幅に向上させることができ、かつ、凹部の底面および凸部の上面の平坦性を向上させることが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施の形態である位相シフトマスクの全体平面図である。

【図2】図1の位相シフトマスクの要部拡大平面図である。

【図3】図2のA-A線の断面図である。

【図4】(a)～(c)は図1の位相シフトマスクの作用を説明するための説明図である。

【図5】(a)～(c)は本発明者が検討した位相シフトマスクの作用を比較のため説明するための説明図である。

【図6】図1の位相シフトマスクの製造工程中における要部断面図である。

【図7】図1の位相シフトマスクの製造工程中における要部断面図である。

【図8】図1の位相シフトマスクの製造工程中における要部断面図である。

【図9】図1の位相シフトマスクの製造工程中における要部断面図である。

【図10】図1の位相シフトマスクの製造工程中における要部断面図である。

【図11】図1の位相シフトマスクの製造工程中における要部断面図である。

【図12】図1の位相シフトマスクの製造工程中における要部断面図である。

23

【図 1 3】図 1 の位相シフトマスクの製造工程における要部断面図である。

【図 1 4】図 1 の位相シフトマスクの製造工程における要部断面図である。

【図 1 5】図 1 の位相シフトマスクの製造工程における要部断面図である。

【図 1 6】図 1 の位相シフトマスクの製造工程における要部断面図である。

【図 1 7】図 1 の位相シフトマスクの製造工程における要部断面図である。

【図 1 8】図 1 の位相シフトマスクの製造工程における要部断面図である。

【図 1 9】図 1 の位相シフトマスクの製造工程における要部断面図である。

【図 2 0】図 1 の位相シフトマスクを用いた半導体集積回路装置の製造工程における要部断面図である。

【図 2 1】図 1 の位相シフトマスクを用いた半導体集積回路装置の製造工程における要部断面図である。

【図 2 2】図 1 の位相シフトマスクを用いた半導体集積回路装置の製造工程における要部断面図である。

【図 2 3】図 1 の位相シフトマスクを用いた半導体集積回路装置の製造工程における要部断面図である。

【図 2 4】本発明の他の実施の形態である位相シフトマスクの要部断面図である。

【図 2 5】図 2 4 の位相シフトマスクの製造工程における要部断面図である。

【図 2 6】図 2 4 の位相シフトマスクの製造工程における要部断面図である。

【図 2 7】図 2 4 の位相シフトマスクの製造工程における要部断面図である。

【図 2 8】図 2 4 の位相シフトマスクの製造工程における要部断面図である。

【図 2 9】図 2 4 の位相シフトマスクの製造工程における要部断面図である。

【図 3 0】本発明の他の実施の形態である位相シフトマスクの要部断面図である。

【図 3 1】図 3 0 の位相シフトマスクの製造工程における要部断面図である。

【図 3 2】図 3 0 の位相シフトマスクの製造工程における要部断面図である。

【図 3 3】図 3 0 の位相シフトマスクの製造工程における要部断面図である。

【図 3 4】図 3 0 の位相シフトマスクの製造工程における要部断面図である。

24

【図 3 5】図 3 0 の位相シフトマスクの製造工程における要部断面図である。

【図 3 6】本発明の他の実施の形態である位相シフトマスクの要部断面図である。

【図 3 7】本発明の他の実施の形態である位相シフトマスクの要部平面図である。

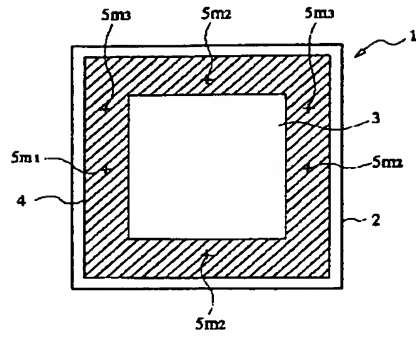
【図 3 8】図 3 7 の B - B 線の断面図である。

【符号の説明】

- 1 位相シフトマスク (フォトマスク)
- 2 マスク基板
- 3 転写領域
- 4 遮光領域
- 5 m1 ~ 5 m3 マーク
- 6 半透明膜 (第 1 の位相シフト膜)
- 6 a 開口領域
- 7 遮光膜
- 7 a 開口領域
- 8 透明膜 (第 2 の位相シフト膜)
- 8 a 凹部
- 8 b 凸部
- 8 c 透明膜 (第 1 透明膜)
- 8 d エッチングストップ膜
- 8 e 凸部
- 8 e 1 透明膜 (第 2 の透明膜)
- 8 f 透明膜
- 9 a ~ 9 f フォトレジスト膜
- 9 a 1 ~ 9 f 1 フォトレジストパターン
- 1 0 a ~ 1 0 d 導電性膜
- 1 1 半導体基板
- 1 2 深い n ウエル
- 1 3 p ウエル
- 1 4 素子分離部
- 1 5 導体膜
- 1 5 ゲート電極
- 1 6 キャップ絶縁膜
- 1 7 半導体領域
- 1 8 a 蓄積電極
- 1 8 b 上部電極
- Q メモリセル選択 MOS・FET
- C キャパシタ
- MC メモリセル
- BL ビット線
- WL ワード線

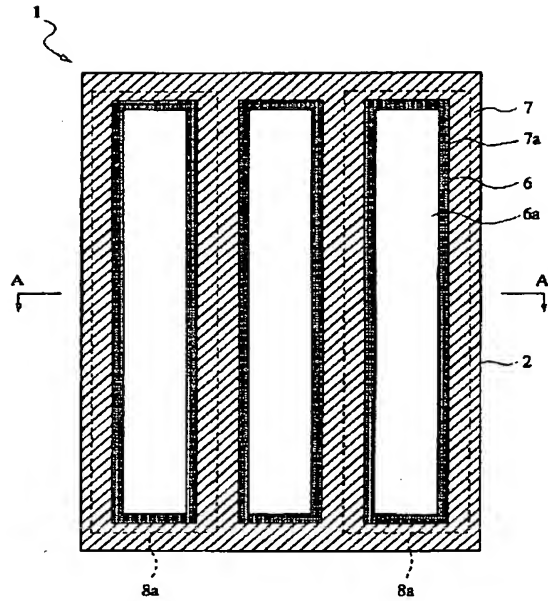
【図 1】

図 1



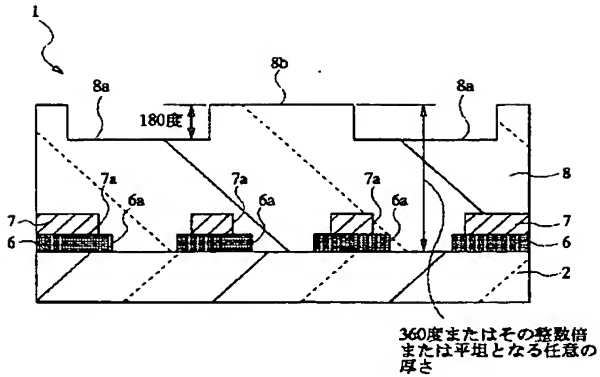
【図 2】

図 2



【図 3】

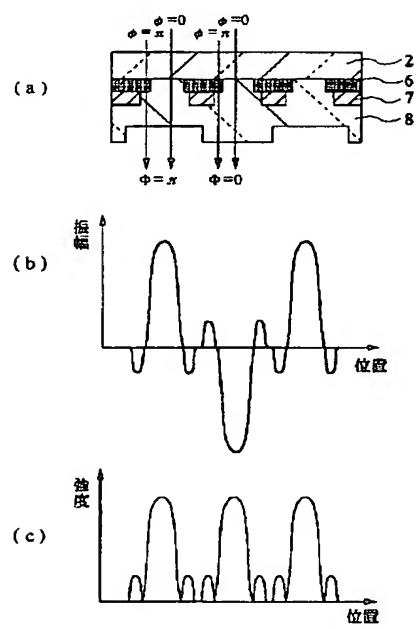
図 3



- 1: 位相シフトマスク
2: マスク基板
6: 半透明膜
7: 透光膜
8: 透明膜
- 6a: 開口領域
7a: 開口領域
8a: 凹部
8b: 凸部

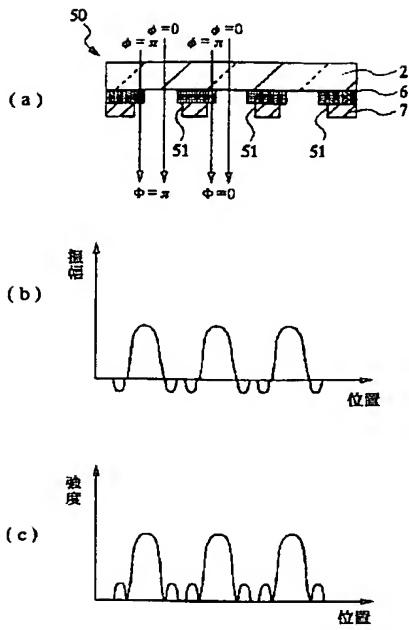
【図 4】

図 4



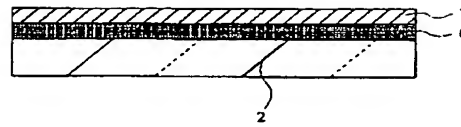
【図 5】

図 5



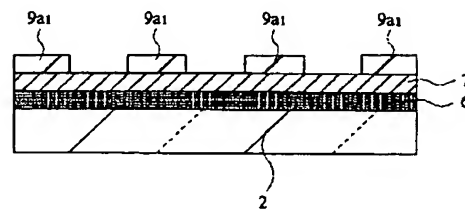
【図 6】

図 6



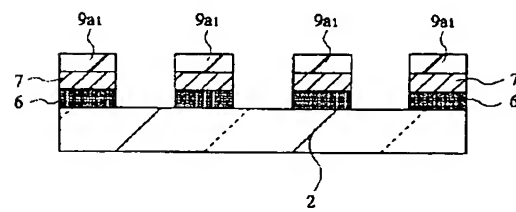
【図 8】

図 8



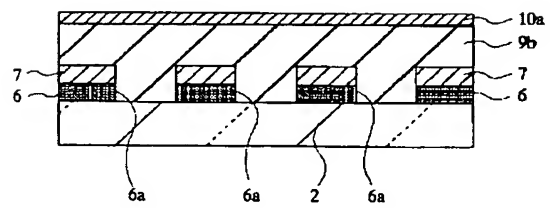
【図 9】

図 9



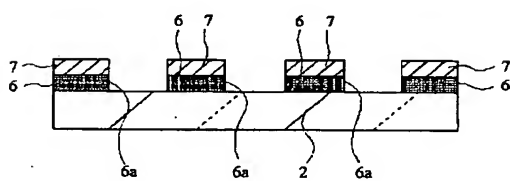
【図 11】

図 11



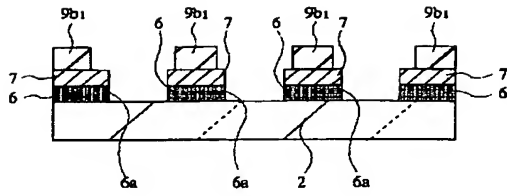
【図 10】

図 10



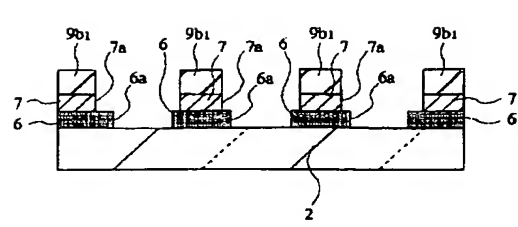
【図 1 2】

図 12



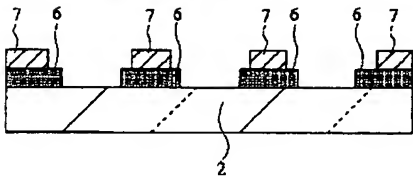
【図 1 3】

図 13



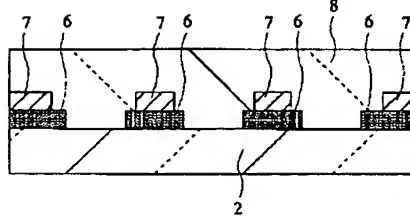
【図 1 4】

図 14



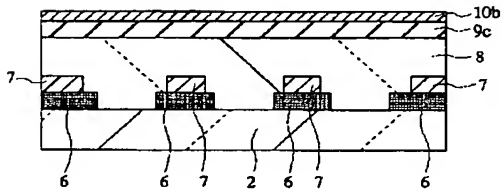
【図 1 5】

図 15



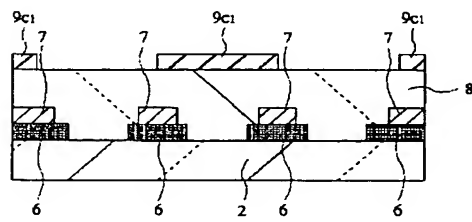
【図 1 6】

図 16



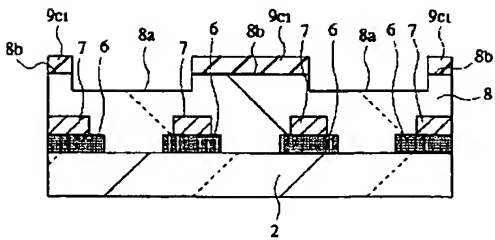
【図 1 7】

図 17



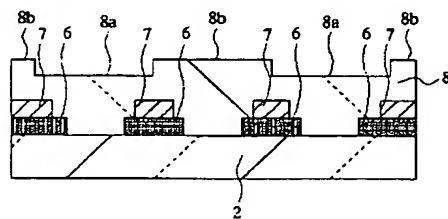
【図 1 8】

図 18



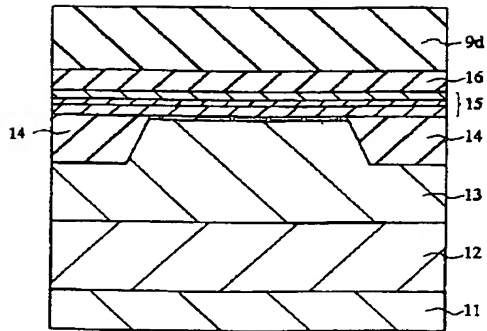
【図 1 9】

図 19



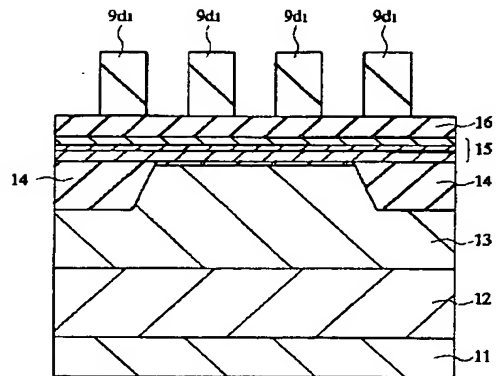
【図 20】

図 20



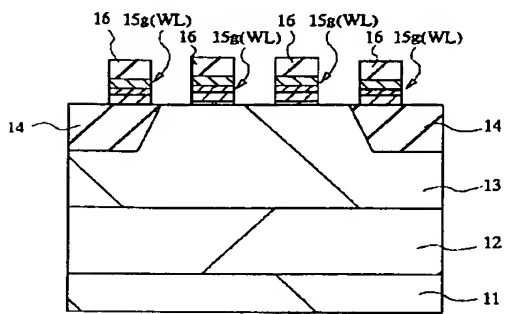
【図 21】

図 21



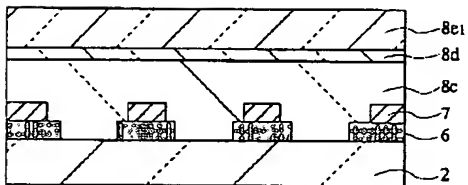
【図 22】

図 22



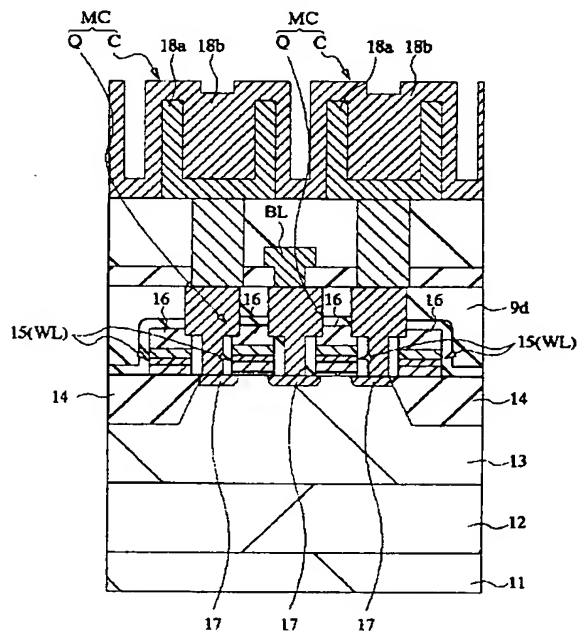
【図 25】

図 25



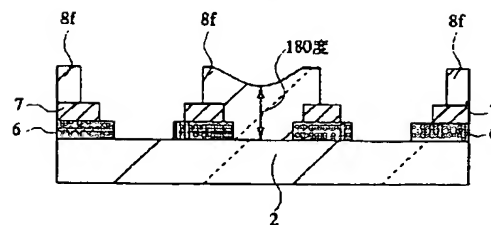
【図 23】

図 23



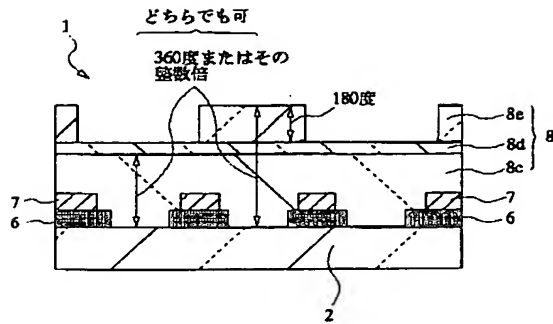
【図 30】

図 30



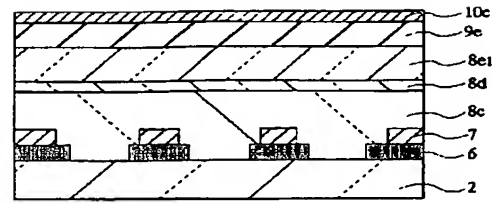
【図 24】

図 24



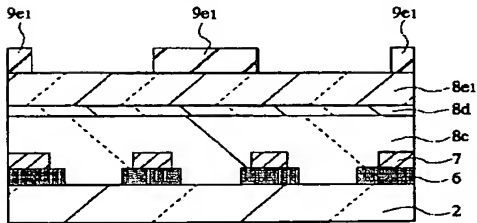
【図 26】

図 26



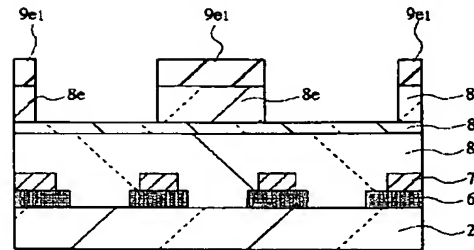
【図 27】

図 27



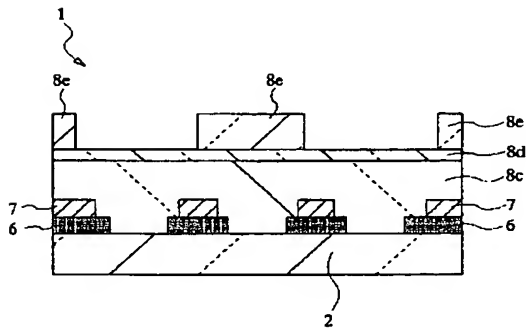
【図 28】

図 28



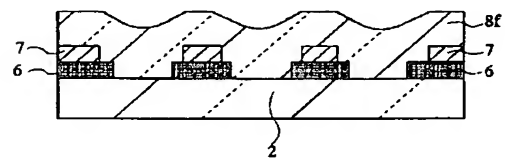
【図 29】

図 29



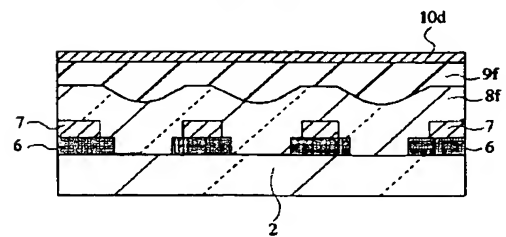
【図 31】

図 31

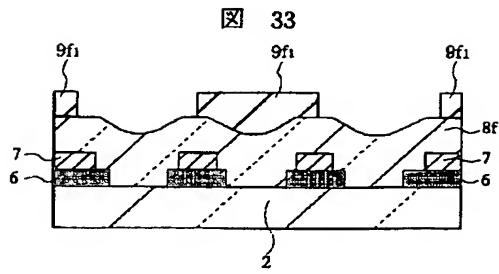


【図 32】

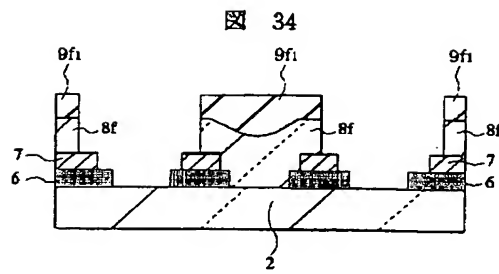
図 32



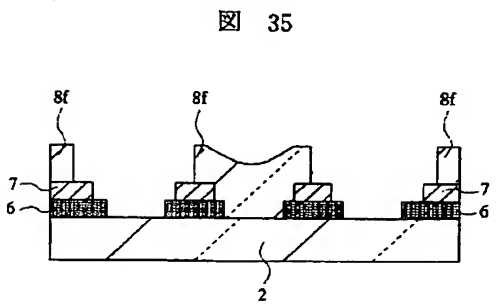
【図 3 3】



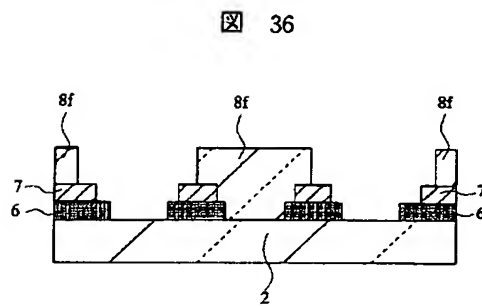
【図 3 4】



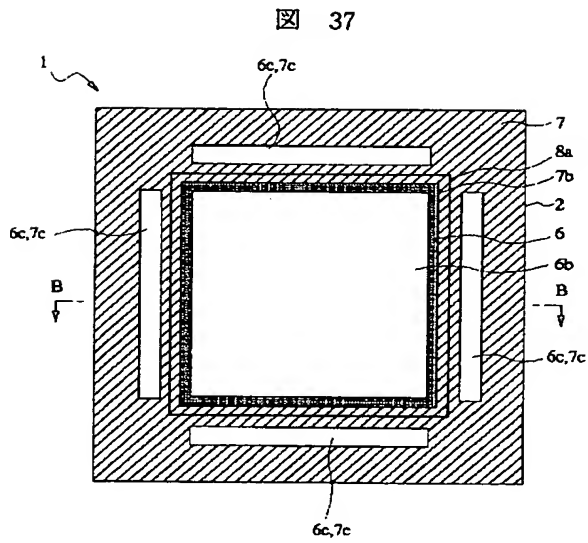
【図 3 5】



【図 3 6】



【図 3 7】



【図 3 8】

